

# 南臺科技大學 106 學年度第 1 學期課程資訊

|                |  |
|----------------|--|
| 課程代碼           | 30D1AS01   |
| 課程中文名稱         | 硬體描述語言實務   |
| 課程英文名稱         | Hardware Description Language  |
| 學分數            | 2.0  |
| 必選修            | 選修   |
| 開課班級           | 四技晶片三甲   |
| 任課教師           | 薛雲太  |
| 上課教室(時間)       | 週四第 7 節(J301)<br>週四第 8 節(J301)<br>週四第 9 節(J301)  |
| 課程時數           | 3  |
| 實習時數           | 3  |
| 授課語言 1         | 華語   |
| 授課語言 2         |  |
| 輔導考照 1         |  |
| 輔導考照 2         |  |
| 課程概述           | 由了解硬體描述語言之語法基礎開始，再輔以 EDA 工具之使用，最後能實際於 FPGA 上操作由硬體描述語言所設計之數位電路。   |
| 先修科目或預備能力      | 數位電子學  |
| 課程學習目標與核心能力之對應 | <p>※編號，中文課程學習目標，英文課程學習目標，對應系指標</p> <p>-----</p> <p>1.了解數位 IC 與硬體描述語言。 ,-- ,1 專業技能<br/>                 2.使用 QuartusII 編譯程式並實作。 ,-- ,2 工程實務<br/>                 3.撰寫 Verilog 程式控制 FPGA 板。 ,-- ,3 資訊能力<br/>                 4.藉由撰寫期末報告與上台簡報,訓練學生撰寫學術報告及發表的能力。 ,-- ,7 系統整合</p>   |
| 中文課程大綱         | <p>1.數位 IC 設計介紹 1-1.數位 IC 設計流程 1-2.硬體描述語言與數位 IC 設計之關係 1-3.硬體描述語言之合成(Synthesis) 1-4.硬體描述語言與 FPGA 驗證 2.硬體描述語言之基礎 2-1.Top-Down 設計模式 2-2.Verilog HDL 語法結構 2-3.組合邏輯 2-4.循序邏輯 2-5.狀態機 - Moore 機、Mealy 機 3.EDA 工具軟體之介紹 3-1.商用軟體之介紹 - Verilog XL、Verdi、QuartusII、ISE 3-2.開放源碼之軟體介紹 - Icarus Verilog、gtkwave4.FPGA 開發板之使用 4-1.合成與燒錄 4-2.除錯 - LED 燈號、邏輯分析儀 4-3.使用硬體語言設計一簡單數位電路並於 FPGA 板上測試 5.使用硬體描述語言設計數位系統 5-1.按鍵掃描 5-2.紅綠燈控制 5-3.打地鼠遊戲</p> |
| 英/日文課程大綱       | <p>1. Introduction 2. The fundamentals of Hardware Description</p>   |

|                  |  |
|------------------|--|
|                  | <p>Language(HDL)2-1. Top-down design methodology2-2. Syntax of verilog HDL2-3. Combinational logic2-4. Sequential logic2-5. State machine3. Introducing EDA tools3-1. Commercial tools: Verilog-XL, Verdi, QuartusII, ISE3-2. Open-source tools: icarus verilog, gtkwave4. The using of FPGA Development board4-1. Synthesis and downloading4-2. Debugging4-3. Examples5. Design Examples digital circuits by using HDL5-1. Key scanning5-2. Red light controller5-3. Simple game: ground hog hitting</p>  |
| <p>課程進度表</p>     | <p>第一週 硬體描述語言介紹(Hardware Description Language , HDL)Verilog 語法 開發環境之介紹簡單 Verilog 之 範例<br/> 第二週 硬體描述語言介紹(Hardware Description Language , HDL)Verilog 語法 開發環境之介紹簡單 Verilog 之 範例<br/> 第三週 組合邏輯(解碼、編碼；加法器、減法器、乘法器)<br/> 第四週 組合邏輯(解碼、編碼；加法器、減法器、乘法器)<br/> 第五週 循序邏輯，計時器、計數器<br/> 第六週 狀態機，Moore 狀態機 (輸出只跟狀態有關)<br/> 第七週 狀態機，Mealy 狀態機 (輸出與輸入、狀態有關)<br/> 第八週 狀態機，Mealy 狀態機 (輸出與輸入、狀態有關)<br/> 第九週 期中考<br/> 第十週 期末報告題目抽籤與解說(歷屆教育部 CIC FPGA 競賽題目)<br/> 第十一週 期末題目&amp;報告製作及問題解析<br/> 第十二週 期末題目&amp;報告製作及問題解析<br/> 第十三週 期末題目&amp;報告製作及問題解析<br/> 第十四週 期末題目&amp;報告製作及問題解析<br/> 第十五週 期末題目&amp;報告製作及問題解析<br/> 第十六週 期末題目&amp;報告製作及問題解析<br/> 第十七週 Demo/Presentation 交期末報告(PPT&amp; doc)<br/> 第十八週 Demo/Presentation 交期末報告(PPT&amp; doc)</p> |
| <p>教學方式與評量方法</p> | <p>※課程學習目標，教學方式，評量方式</p> <p>-----</p> <p>了解數位 IC 與硬體描述語言。 ， 課堂講授，筆試筆試<br/> 使用 QuartusII 編譯程式並實作。 ， 實作演練課堂講授，筆試實作<br/> 撰寫 Verilog 程式控制 FPGA 板。 ， 實作演練課堂講授，設計製作實作<br/> 藉由撰寫期末報告與上台簡報，訓練學生撰寫學術報告及發表的能力。 ， 課堂講授，口頭報告書面報告</p>   |
| <p>指定用書</p>      | <p>書名：Verilog FPGA 晶片設計<br/> 作者：林灶生 編著<br/> 書局：全華圖書股份有限公司<br/> 年份：<br/> ISBN：978-957-21-6412-9<br/> 版本：</p>  |

|      |   |
|------|---|
| 參考書籍 | Verilog FPGA 晶片設計<br>林灶生 編著<br>全華圖書股份有限公司<br>ISBN : 978-957-21-6412-9 |
| 教學軟體 | Icarus Verilog  |
| 課程規範 |   |