

南臺科技大學 106 學年度第 1 學期課程資訊

課程代碼	30D17203
課程中文名稱	數位邏輯實習
課程英文名稱	Digital Logic Practice
學分數	1.0
必選修	必修
開課班級	四技系統一乙
任課教師	謝文哲
上課教室(時間)	週二第 1 節(J501) 週二第 2 節(J501)
課程時數	2
實習時數	2
授課語言 1	華語
授課語言 2	
輔導考照 1	
輔導考照 2	
課程概述	讓學生應用基本邏輯閘 IC、組合邏輯 IC(SSI/MSI)、正反器 IC 與計數器 IC 完成相關的基本與應用的邏輯電路、計數器/計時器的基本電路與計數器 IC 的應用電路等設計。
先修科目或預備能力	
課程學習目標與核心能力之對應	<p>※編號，中文課程學習目標，英文課程學習目標，對應系指標</p> <p>-----</p> <p>1.了解基本邏輯閘特性及組合邏輯電路原理，--，1 專業技能 2.能完成相關實習並分析電路之正確性，--，2 工程實務 3.能使用不同的邏輯電路達到相同之電路功能，--，4 整合創新 4.能撰寫實習報告清楚的說明實習的過程及結果，--，7 系統整合</p>
中文課程大綱	<ol style="list-style-type: none"> 1.基本邏輯閘電路實習 2.組合邏輯電路實習 3.正反器電路實習 4.計數器/計時器電路實習 5.計數器 IC 應用電路實習 6.實作測驗
英/日文課程大綱	<ol style="list-style-type: none"> 1.Basic Logic gate practice 2.Combinational circuit practice 3.Flip-Flop circuit practice 4.Counter/Timer circuit practice

	<p>5.Counter IC circuit practice</p> <p>6.Testing</p>
課程進度表	<p>一、Mxplus II 與 Quartus II 軟體操作 (1~2 週)</p> <p>二、組合邏輯電路設計與實作 (7~9 週)</p> <p>半加減法器設計</p> <p>4 位元全加器設計</p> <p>4 位元加減法器設計</p> <p>2-4 解碼器設計</p> <p>4-2 編碼器設計</p> <p>4-1 多工器設計</p> <p>1-4 解多工器設計</p> <p>比較器設計</p> <p>三、循序邏輯電路設計與實作 (6~8 週)</p> <p>上數漣波計數器設計</p> <p>下數漣波計數器設計</p> <p>同步計數器設計</p> <p>環形計數器設計</p> <p>強生計數器設計</p>
教學方式與評量方法	<p>※課程學習目標，教學方式，評量方式</p> <p>-----</p> <p>了解基本邏輯閘特性及組合邏輯電路原理，課堂講授，實作</p> <p>能完成相關實習並分析電路之正確性，實作演練，實作</p> <p>能使用不同的邏輯電路達到相同之電路功能，課堂講授實作演練，實作實作</p> <p>能撰寫實習報告清楚的說明實習的過程及結果，實作演練，實作</p>
指定用書	<p>書名：自編教材</p> <p>作者：</p> <p>書局：</p> <p>年份：</p> <p>ISBN：</p> <p>版本：</p>
參考書籍	<p>課本同 數位邏輯設計 參考資料：台灣嵌入式暨單晶片系統發展協會 數位邏輯設計實用級暨專業級認證術科練習參考資料</p> <p>http://www.temi.org.tw/modules/tad_uploader/index.php?of_cat_sn=7</p>
教學軟體	Mxplus II 與 Quartus II
課程規範	

