

南台科技大學 103 學年度第 2 學期課程資訊

課程名稱	數位系統設計實務
課程編碼	20D18F04
系所代碼	02
開課班級	四技醫電一甲
開課教師	洪正瑞
學分	2.0
時數	3
上課節次地點	五 1 2 3 教室 J501
必選修	必修
課程概述	本課程是教導學生如何以 FPGA 設計簡單的數位系統晶片，學生需要有數位邏輯基本概念，也就是要有及閘、或閘等數位邏輯概念 再修本課程將會很容易且很輕鬆學習，修本課程學生不用需帶任何工具。
課程目標	
課程大綱	<p>第一章 數位積體電路之設計發展過程</p> <p>1-1 PLD 簡介</p> <p>1-2 CPLD 與 FPGA 的差異</p> <p>1-3 Xilinx Spartan 2E FPGA 之基本架構</p> <p>1-4 FPGA/CPLD 的設計流程</p> <p>1-5 Xilinx ISE 發展系統簡介</p> <p>1-6 使用 Xilinx ISE 發展系統設計 FPGA 與 CPLD 晶片操作的差異</p> <p>第二章 Xilinx ISE 發展系統之安裝及簡易操作</p> <p>2-1 如何下載及安裝 Xilinx ISE WebPACK 軟體</p> <p>2-2 Xilinx ISE WebPACK 之操作步驟</p> <p>第三章 基本邏輯閘實驗</p> <p>3-1 OR、AND、NOT 邏輯閘之實驗</p> <p>3-2 編碼器與解多工器之實驗</p> <p>3-3 解碼器與多工器</p> <p>3-4 七段顯示器解碼器電路之設計</p> <p>第四章 階層式電路的設計</p> <p>4-1 壹位元全加器之設計</p> <p>4-2 二位元全加器之設計</p> <p>第五章 計數器的設計</p> <p>5-1 四位元非同步上數計數之設計</p>

	<p>5-2 不同頻率時鐘脈波產生器之設計</p> <p>5-3 具有七段顯示器之四位元非同步上數計數器之設計</p> <p>第六章 VHDL 硬體描述語言設計方法</p> <p>6-1 如何使用 VHDL 硬體描述語言的方式設計電路</p> <p>6-2 VHDL 硬體描述語言的基本架構組成</p> <p>第七章 VHDL 硬體描述語言之描述規則</p> <p>7-1 VHDL 硬體描述語言指令的命名規則</p> <p>7-2 VHDL 敘述的描述形式</p> <p>7-3 VHDL 的常用描述指令</p> <p>第八章 VHDL 設計實例介紹</p> <p>8-1 三對八解碼器的設計</p> <p>8-2 七段顯示器解碼電路之設計</p> <p>8-3 上下數計數器之設計</p> <p>8-4 BCD 上下數計數器</p> <p>8-5 以 VHDL 設計除頻電路</p>
英文大綱	<p>1. FPGA-Based Systems</p> <p>1.1 Introduction</p> <p>1.2 Basic Concepts</p> <p>1.3 Digital Design and FPGAs</p> <p>1.4 FPGA-Based System Design</p> <p>3. FPGA Fabrics</p> <p>3.1 Introduction</p> <p>3.2 FPGA Architectures</p> <p>3.3 SRAM-Based FPGAs</p> <p>3.4 Permanently Programmed FPGAs</p> <p>3.5 Chip I/O</p> <p>3.6 Circuit Design of FPGA Fabrics</p> <p>4. Combinational Logic</p> <p>4.1 Introduction</p> <p>4.2 The Logic Design Process</p> <p>4.3 Hardware Description Languages</p> <p>4.4 Combinational Network Delay</p> <p>4.5 Power and Energy Optimization</p> <p>5. Sequential Machines</p> <p>5.1 Introduction</p> <p>5.2 The Sequential Machine Design Process</p> <p>5.3 Sequential Design Styles</p>

	5.4 Rules for Clocking 5.5 Performance Analysis 6. Architecture 6.1 Introduction 6.2 Behavioral Design 6.3 Design Methodologies 6.4 Design Example
教學方式	
評量方法	
指定用書	CPLD 與 VHDL 設計實務
參考書籍	無
先修科目	數位邏輯、數位系統設計
教學資源	
注意事項	期中期末各一次筆試，期末上機考
全程外語授課	0
授課語言 1	華語
授課語言 2	
輔導考照 1	
輔導考照 2	