

南台科技大學 103 學年度第 1 學期課程資訊

| | |
|--------|--|
| 課程名稱 | 高階硬體描述語言 |
| 課程編碼 | G0D12001 |
| 系所代碼 | 0G |
| 開課班級 | 四技資工四甲 四技資工四乙 |
| 開課教師 | 陳福坤 |
| 學分 | 3.0 |
| 時數 | 3 |
| 上課節次地點 | 四 6 7 8 教室 C304 |
| 必選修 | 選修 |
| 課程概述 | 教授 Verilog 硬體描述語言，使用業界軟體 Modelsim 進行前置模擬，並配搭公司元件資料庫，進行後置模擬，進行電路系統設計。 |
| 課程目標 | 近代超大型積體電路設計，進步至以硬體描述語言來作設計描述。本課程即為針對上述設計方法，對目前已成為國際標準之 Verilog 硬體設計語言以及相關數位電路設計，作一循序漸進式講述。 |
| 課程大綱 | 1 數位電路的設計觀念 2 Verilog 硬體描述語言簡介 3 Verilog 的模組與架構 4 能否用於電路合成的 Verilog 語法 5 Verilog 的敘述 6 Verilog 電路設計的基本觀念 7 算術運算 8 組合邏輯電路與簡易的算術邏輯運算 9 循序邏輯電路 10 有限狀態機器與簡易的 CPU 設計 11 進階設計概念 12 記憶體設計與應用 13 Verilog 2001 增強特色 14 Verilog 的檔案處理與除錯輔助功能 |
| 英文大綱 | 1 Digital Circuits 2 Introduction to Verilog 3 Structure and Module of Verilog 4 Synthesis of Circuits by using Verilog 5 Verilog Statement 6 Circuit Design by using Verilog 7 Number System 8 Combination Logic Circuits 9 Sequential Logic Circuits |

| | |
|--------|--|
| | 10 Finite-state Machine and CPU Design 11 Advanced Design 12 Memory 13 Verilog 2001 14 File System and Debugging |
| 教學方式 | |
| 評量方法 | |
| 指定用書 | Verilog 硬體描述語言數位電路設計實務 |
| 參考書籍 | Samir Palnitkar, "Verilog HDL: A Guide to Digital Design and Synthesis," 2nd Ed. Prentice Hall, 2003. |
| 先修科目 | 無 |
| 教學資源 | |
| 注意事項 | 作業、出席率、上課態度均為評分依據。 |
| 全程外語授課 | 0 |
| 授課語言 1 | 華語 |
| 授課語言 2 | |
| 輔導考照 1 | |
| 輔導考照 2 | |