

# 南台科技大學 102 學年度第 2 學期課程資訊

課程名稱	處理器設計與實作
課程編碼	30D1BQ01
系所代碼	03
開課班級	四技網通四甲 四技晶片四甲四技系統四甲四技系統四乙
開課教師	楊榮林
學分	3.0
時數	3
上課節次地點	四 6 7 8 教室 P203
必選修	選修
課程概述	本課程將大量使用目前業界慣用的 EDA 開發工具，包括 FPGA 設計合成工具、指令集測試軟體、及系統層次及暫存器轉移層次(RTL)模擬器等，希望藉由實務專題的方式，讓學生組成團隊一起動手實作一個簡易型 RISC 微處理器，藉由同儕間相互討論及團隊間良性競爭的方式激起學生對微處理器實作技能學習的興趣，並及早體驗未來工作職場上的常態工作模式。
課程目標	
課程大綱	<p>一、邏輯設計基礎</p> <p>1.1 介紹 verilog/FPGA 使用</p> <p>1.2 邏輯閘、真值表與邏輯方程式</p> <p>1.3 組合邏輯</p> <p>1.4 時脈</p> <p>1.5 記憶體元件</p> <p>1.6 有限狀態機</p> <p>二、計算機指令集實作與分析</p> <p>2.1 計算機硬體的運作</p> <p>2.2 計算機硬體的運算元</p> <p>2.3 計算機指令表示法</p> <p>2.4 決策指令</p> <p>2.5 計算機硬體支援的程序</p> <p>三、運算邏輯單元簡介</p> <p>3.1 有號數與無號數</p> <p>3.2 加法與減法</p> <p>3.3 邏輯運算</p> <p>3.4 建立算術邏輯單元</p> <p>3.5 乘法</p> <p>3.6 除法</p> <p>四、處理器：資料路徑與控制簡介</p> <p>4.1 建立資料路徑</p>

	<p>4.2 簡易的製作方案</p> <p>4.3 多重時脈的製作方法</p> <p>4.4 微程式化：簡化控制設計</p> <p>4.5 例外(中斷)</p> <p>五、Mips2000 實作</p> <p>5.1 微處理器測試平台實作</p> <p>5.2 實例 Mips2000 介紹</p> <p>六、利用管路化增加效能\非同步處理器電路(進階補充)</p> <p>6.1 概觀-管路</p> <p>6.2 管路化資料路徑</p>
英文大綱	<p>First, Logic Design Basis</p> <p>1.1 Introduction verilog / FPGA</p> <p>1.2 Logic Gates, Truth and Logic Equations</p> <p>1.3 Combinational logic</p> <p>1.4 Clock</p> <p>1.5 Memory device</p> <p>1.6 Finite State Machine</p> <p>Second, Computer instruction set Implementation and Analysis</p> <p>2.1 The operation of computer hardware</p> <p>2.2 Computer hardware operand</p> <p>2.3 Representation of computer instructions</p> <p>2.4 Decision Directive</p> <p>2.5 Computer hardware support program</p> <p>Third, the arithmetic logic unit Introduction</p> <p>3.1 There are numbers with no numbers</p> <p>3.2 Addition and Subtraction</p> <p>3.3 Logical Operators</p> <p>3.4 Building arithmetic logic unit</p> <p>3.5 Multiplication</p> <p>3.6 Division</p> <p>Fourth, Processor: Data Path and Control Profile</p> <p>4.1 Establish data path</p> <p>4.2 Summary of the production program</p> <p>4.3 Multi-clock production methods</p> <p>4.4 Micro Programmable: Simplifying Control Design</p> <p>4.5 Exception (interrupt)</p> <p>Five, Mips2000 implementation</p> <p>5.1 Microprocessor test platform implementations</p> <p>5.2 Introduction Example Mips2000</p>

	Sixth, The use of technology to increase performance pipe \ asynchronous processor circuit (Advanced Supplementary) 6.1 Overview - Piping 6.2 lines of data path
教學方式	
評量方法	
指定用書	
參考書籍	
先修科目	邏輯電路設計、數位系統設計、FPGA 系統設計
教學資源	
注意事項	
全程外語授課	0
授課語言 1	華語
授課語言 2	
輔導考照 1	
輔導考照 2	