

## 南台科技大學 98 學年度第 2 期課程資訊

課程名稱	數位設計實習
課程編碼	27D05402
系所代碼	02
開課班級	四技電資一甲
開課教師	趙春棠
學分	2.0
時數	4
上課節次地點	一 1 2 3 4 教室 B502
必選修	選修
課程概述	配合數位邏輯設計課程，執行組合及順序邏輯之實驗，更進一步使用 PLDs 作實驗以增進學生數位電路的實作與設計能力。
課程目標	本課程介紹序向數位邏輯系統之設計與分析方法，讓學生可以從問題描述開始，以系統化方法設計出最後的數位邏輯電路。
課程大綱	<ol style="list-style-type: none"> <li>1.序向邏輯元件</li> <li>2.暫存器與計數器</li> <li>3.序向邏輯模型</li> <li>4.狀態圖</li> <li>5.邏輯閘結構</li> <li>6.數位與類比訊號</li> <li>7.記憶裝置</li> <li>8.微處理機簡介</li> </ol>
英文大綱	<ol style="list-style-type: none"> <li>1.Introduction of megafunctions,as used to instantiate latch components. Material on registered PLD outputs and macrocells ,as well as CPLD architecture.</li> <li>2.Use of megafunctions to instantiate counters. Use of std_logic_unsigned and std_logic_arith packages in counter design. Use of signal attributes in counter and shift register design. Use of parameters to make counters and counters and shift registers with generic characteristics.</li> <li>3.Expanded coverage of unipolar and bipolar data coding for analog-to-digital and digital-to-analog conversion. New secton on sigma-delta ADC</li> <li>4.New chapter on microprocessors.Develops a register-level processor that can be programmed into a FLEX 10K CPLD on the Altera UP-1 or UP-2 board.</li> </ol>
教學方式	課堂教授,口頭報告,實務操作,
評量方法	自行設計測驗,作業／習題練習,實作評量,課堂討論,課程參與度(出席率),
指定用書	Digital Design with CPLD Applications and VHDL
參考書籍	

先修科目	
教學資源	
注意事項	歡迎有心向學的同學，一起選修研討。
全程外語授課	0
授課語言 1	華語
授課語言 2	
輔導考照 1	
輔導考照 2	